

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-331520

(43)Date of publication of application : 19.11.1992

(51)Int.Cl.

H04J 3/14

H04L 5/22

(21)Application number : 03-101420

(71)Applicant : FUJITSU LTD

(22)Date of filing : 07.05.1991

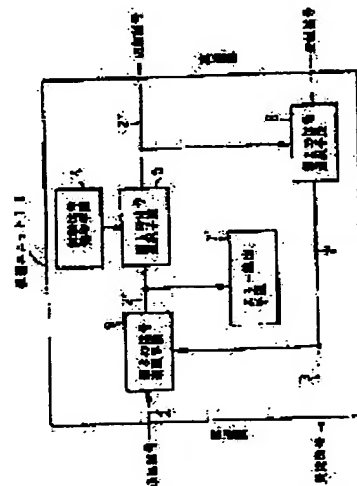
(72)Inventor : ISHIWATARI JUNICHI

## (54) MULTIPLEXER

## (57)Abstract:

PURPOSE: To facilitate the self-diagnosis of all the routes between the multiplexer and the multiplexer of a counter station by providing a test signal generating means, selecting means, further, error detecting means and signal selecting means in a low-speed unit.

CONSTITUTION: A test signal generating means 4 and a first signal selecting means 5 are provided in each low-speed unit 1-1 so as to selectively insert a prescribed test signal to transmitting signal routes 2 and 2'. Further, a signal route 3 is equipped with an error detecting means 7 so as to detect the error of the loopbacked test signal. Moreover, second and third signal selecting means 8 and 9 are provided to enable loopback connection between respective low-speed side input/output terminals and/or high-speed side input/output terminals. Thus, the selfdiagnosis can easily be executed on all the respective routes.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平4-331520

(43) 公開日 平成4年(1992)11月19日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 J 3/14		4101-5K		
H 0 4 L 5/22		Z 8843-5K		

審査請求 未請求 請求項の数12(全 15 頁)

(21) 出願番号 特願平3-101420

(22) 出願日 平成3年(1991)5月7日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 石渡 純一

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 青木 朗 (外4名)

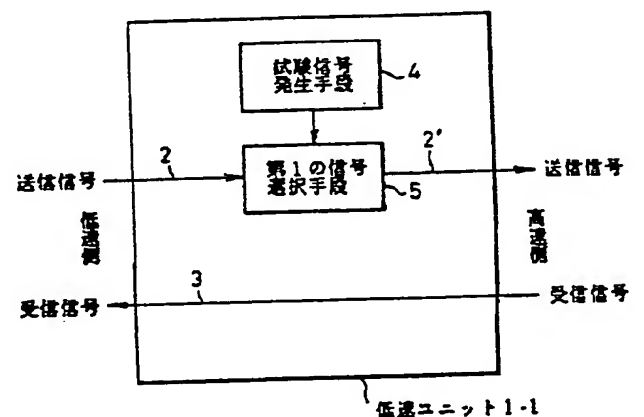
(54) 【発明の名称】 多重化装置

(57) 【要約】

【目的】 複数の低速ユニットと多重化ユニットとからなる多重化装置に関し、各低速ユニット、当該多重化装置、および、対向局の多重化装置との間の全経路のそれぞれにおける自己診断の容易な実行を可能にすることを目的とする。

【構成】 各低速ユニット内に試験信号発生手段4および信号選択手段5を設け、送信信号経路に選択的に所定の試験信号を挿入可能にする。更に、各低速ユニット内にエラー検出手段7を設け、ループバックされた試験信号のエラーを検出する。更に、各低速ユニットの低速側入出力端同士、および/または、高速側入出力端同士のループバック接続を可能にする信号選択手段8、9を設ける。

本発明の第1の形態の構成を示す図



## 【特許請求の範囲】

【請求項1】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット（1-1）と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニット（1-1）は、それぞれ、低速側および高速側の低速ユニット内送信信号伝送経路（2、2'）、および、低速ユニット内受信信号伝送経路（3）を有し、前記低速ユニットは、各々、所定の試験信号を発生する試験信号発生手段（4）と、前記低速側の送信信号伝送経路（2）から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、高速側の送信信号伝送経路（2'）に出力する第1の信号選択手段（5）とを有してなることを特徴とする多重化装置。

【請求項2】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット（1-2）と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニット（1-2）は、それぞれ、低速側および高速側の低速ユニット内送信信号伝送経路（2、2'）、および、低速ユニット内受信信号伝送経路（3）を有し、前記低速ユニットは、各々、所定の試験信号を発生する試験信号発生手段（4）と、前記低速側の送信信号伝送経路（2）から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、高速側の送信信号伝送経路（2'）に出力する第1の信号選択手段（5）と、当該低速ユニット（1-2）の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット（1-2）の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、低速ユニット内の受信信号伝送経路（3）に出力する第2の信号選択手段（8）とを有してなることを特徴とする多重化装置。

【請求項3】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット（1-3）と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニット（1-3）は、それぞれ、低速側および高速側の低速ユニット内送信信号伝送経路（2、2'）、および、低速側および高速側の低速ユニット内

受信信号伝送経路（3、3'）を有し、前記低速ユニットは、各々、所定の試験信号を発生する試験信号発生手段（4）と、前記低速側の送信信号伝送経路（2）から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、高速側の送信信号伝送経路（2'）に出力する第1の信号選択手段（5）と、当該低速ユニット（1-3）の高速側の受信信号入力端子から入力され、低速ユニット内の高速側受信信号伝送経路（3'）を通過してきた信号をモニタして、前記所定の試験信号との違いを検出するエラー検出手段（7）とを有してなることを特徴とする多重化装置。

【請求項4】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット（1-4）と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニット（1-4）は、それぞれ、低速側および高速側の低速ユニット内送信信号伝送経路（2、2'）、および、低速側および高速側の低速ユニット内受信信号伝送経路（3、3'）を有し、前記低速ユニットは、各々、所定の試験信号を発生する試験信号発生手段（4）と、前記低速側の送信信号伝送経路（2）から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、高速側の送信信号伝送経路（2'）に出力する第1の信号選択手段（5）と、当該低速ユニット（1-4）の高速側の受信信号入力端子から入力され、低速ユニット内の高速側受信信号伝送経路（3'）を通過してきた信号をモニタして、前記所定の試験信号との違いを検出するエラー検出手段（7）と、当該低速ユニット（1-4）の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット（1-4）の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、高速側の低速ユニット内受信信号伝送経路（3'）に出力する第2の信号選択手段（8）とを有してなることを特徴とする多重化装置。

【請求項5】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット（1-5）と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニット（1-5）は、それぞれ、低速側および高速側の低速ユニット内送信信号伝送経路（2、2'）、および、低速ユニット内受信信号伝送経路（3）を有し、前記低速ユニットは、各々、所定の試験信号を発生する試験信号発生手段（4）と、前記低速側の送信信号伝送経路（2）から伝送されてきた送信

3

号、または、前記所定の試験信号のうち、一方を選択して、高速側の送信信号伝送経路(2')に出力する第1の信号選択手段(5)と、当該低速ユニット(1-5)の低速側の送信信号入力端子から入力され、低速ユニット内の低速側受信信号伝送経路2を通ってきた信号をモニタして、前記所定の試験信号との違いを検出するエラー検出手段(7')とを有してなることを特徴とする多重化装置。

【請求項6】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット(1-6)と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニット(1-6)は、それぞれ、低速側および高速側の低速ユニット内送信信号伝送経路(2, 2')、および、低速ユニット内受信信号伝送経路(3)を有し、前記低速ユニットは、各々、所定の試験信号を発生する試験信号発生手段(4)と、前記低速側の送信信号伝送経路(2)から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、高速側の送信信号伝送経路(2')に出力する第1の信号選択手段(5)と、当該低速ユニット(1-6)の低速側の送信信号入力端子から入力され、低速ユニット内の低速側受信信号伝送経路2を通ってきた信号をモニタして、前記所定の試験信号との違いを検出するエラー検出手段(7')と、当該低速ユニット(1-6)の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット(1-6)の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、高速側の低速ユニット内受信信号伝送経路(3')に出力する第2の信号選択手段(8)とを有してなることを特徴とする多重化装置。

【請求項7】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット(1-8)と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニットは、各々、試験信号発生手段(4)と、第1の信号選択手段(5)と、第3の信号選択手段(9)と、エラー検出手段(7')と、当該低速ユニットの低速側送信信号入力端子から前記第3の信号選択手段(9)に到る第1の送信信号伝送経路(2)と、該第3の信号選択手段(9)から前記第1の信号選択手段(5)に到る第2の送信信号伝送経路(2')と、該第1の信号選択手段(5)から当該低速ユニットの高速側送信信号出力端子に到る第3の送信信号伝送経

4

路(2')と、当該低速ユニットの受信信号入力端子から前記第3の信号選択手段(9)の入力に到る第1の受信信号伝送経路(3')と、前記第3の信号選択手段(9)の入力から当該低速ユニットの受信信号出力端子に到る第2の受信信号伝送経路(3)とを有し、前記試験信号発生手段(4)は、所定の試験信号を発生し、第1の信号選択手段(5)と、前記第2の送信信号伝送経路(2')から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、前記第3の送信信号伝送経路(2')に出力し、前記第3の信号選択手段(9)は、当該低速ユニット(1-8)の低速側の送信信号入力端子から、前記第1の送信信号伝送経路(2)を介して入力された送信信号、または、当該低速ユニット(1-8)の高速側の受信信号入力端子から、前記第2の受信信号伝送経路(3')を介して入力された送信信号の何れかを選択して、自らから前記第1の信号選択手段(5)に到る前記第2の送信信号伝送経路(2')上に出し、前記エラー検出手段(7')は、当該低速ユニット(1-8)の低速側の送信信号入力端子から入力され、前記第3の信号選択手段(9)から前記第1の信号選択手段(5)に到る前記第2の送信信号伝送経路(2')を通ってきた信号をモニタして、前記所定の試験信号との違いを検出することを特徴とする多重化装置。

【請求項8】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット(1-8)と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニットは、各々、試験信号発生手段(4)と、第1の信号選択手段(5)と、第2の信号選択手段(8)と、第3の信号選択手段(9)と、エラー検出手段(7')と、当該低速ユニットの低速側送信信号入力端子から前記第3の信号選択手段(9)に到る第1の送信信号伝送経路(2)と、該第3の信号選択手段(9)から前記第1の信号選択手段(5)に到る第2の送信信号伝送経路(2')と、該第1の信号選択手段(5)から当該低速ユニットの高速側送信信号出力端子に到る第3の送信信号伝送経路(2')と、前記第2の信号選択手段(8)の出力から前記第3の信号選択手段(9)の入力に到る第1の受信信号伝送経路(3')と、前記第3の信号選択手段(9)の入力から当該低速ユニットの受信信号出力端子に到る第2の受信信号伝送経路(3)とを有し、前記試験信号発生手段(4)は、所定の試験信号を発生し、第1の信号選択手段(5)と、前記第2の送信信号伝送経路(2')から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、前記第3の送信信号伝送経路(2')

に出力し、前記第2の信号選択手段(8)は、当該低速ユニット(1-8)の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット(1-8)の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、前記第1の受信信号伝送経路(3~)に出力し、前記第3の信号選択手段(9)は、当該低速ユニット(1-8)の低速側の送信信号入力端子から、前記第1の送信信号伝送経路(2)を介して入力された送信信号、または、当該低速ユニット(1-8)の高速側の受信信号入力端子から、前記第2の受信信号伝送経路(3')を介して入力された送信信号の何れかを選択して、自らから前記第1の信号選択手段(5)に到る前記第2の送信信号伝送経路(2')上に出力し、前記エラー検出手段(7')は、当該低速ユニット(1-8)の低速側の送信信号入力端子から入力され、前記第3の信号選択手段(9)から前記第1の信号選択手段(5)に到る前記第2の送信信号伝送経路(2')を通過してきた信号をモニタして、前記所定の試験信号との違いを検出することを特徴とする多重化装置。

【請求項9】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット(1-9)と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニット(1-9)は、それぞれ、低速ユニット内の低速側および高速側の送信信号伝送経路(2, 2')、および、低速側および高速側の低速ユニット内受信信号伝送経路(3, 3')を有し、前記低速ユニットは、各々、所定の試験信号を発生する試験信号発生手段(4)と、前記低速側の送信信号伝送経路(2)から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、高速側の送信信号伝送経路(2')に出力する第1の信号選択手段(5)と、当該低速ユニット(1-9)の低速側の送信信号入力端子から、低速ユニット内の低速側送信信号伝送経路(2)を介して入力された送信信号、または、当該低速ユニット(1-9)の高速側の受信信号入力端子から、低速ユニット内の高速側受信信号伝送経路(3')を介して入力された送信信号の何れかを選択する第4の信号選択手段(11)と、前記第4の信号選択手段(11)にて選択された信号をモニタして、前記所定の試験信号との違いを検出するエラー検出手段(7')とを有してなることを特徴とする多重化装置。

【請求項10】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット(1-10)と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、ま

た、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニット(1-10)は、それぞれ、低速側および高速側の低速ユニット内送信信号伝送経路(2, 2')、および、低速側および高速側の低速ユニット内受信信号伝送経路(3, 3')を有し、前記低速ユニットは、各々、所定の試験信号を発生する試験信号発生手段(4)と、前記低速側の送信信号伝送経路(2)から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、高速側の送信信号伝送経路(2')に出力する第1の信号選択手段(5)と、当該低速ユニット(1-9)の低速側の送信信号入力端子から、低速ユニット内の低速側送信信号伝送経路(2)を介して入力された送信信号、または、当該低速ユニット(1-9)の高速側の受信信号入力端子から、低速ユニット内の高速側受信信号伝送経路(3')を介して入力された送信信号の何れかを選択する第4の信号選択手段(11)と、前記第4の信号選択手段(11)にて選択された信号をモニタして、前記所定の試験信号との違いを検出するエラー検出手段(7')と、当該低速ユニット(1-10)の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット(1-10)の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、高速側の低速ユニット内受信信号伝送経路(3')に出力する第2の信号選択手段(8)とを有してなることを特徴とする多重化装置。

【請求項11】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット(1-11)と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニットは、各々、試験信号発生手段(4)と、第1の信号選択手段(5)と、第3の信号選択手段(9)と、第4の信号選択手段(11)と、エラー検出手段(7')と、当該低速ユニットの低速側送信信号入力端子から前記第3の信号選択手段(9)に到る第1の送信信号伝送経路(2)と、該第3の信号選択手段(9)から前記第1の信号選択手段(5)に到る第2の送信信号伝送経路(2')と、該第1の信号選択手段(5)から当該低速ユニットの高速側送信信号出力端子に到る第3の送信信号伝送経路(2')と、当該低速ユニットの受信信号入力端子から前記第4の信号選択手段(11)の入力に到る第1の受信信号伝送経路(3~)と、該第4の信号選択手段(11)の入力から前記第3の信号選択手段(9)の入力に到る第2の受信信号伝送経路(3')と、該第3の信号選択手段(9)の入力から当該低速ユニットの受信信号出力端子に到る

第3の受信信号伝送経路(3)とを有し、前記試験信号発生手段(4)は、所定の試験信号を発生し、第1の信号選択手段(5)と、前記第2の送信信号伝送経路(2')から伝送されてきた送信信号、または、前記所定の試験信号のうち、一方を選択して、前記第3の送信信号伝送経路(2'')に出力し、前記第3の信号選択手段(9)は、当該低速ユニット(1-11)の低速側の送信信号入力端子から、前記第1の送信信号伝送経路(2)を介して入力された送信信号、または、当該低速ユニット(1-11)の高速側の受信信号入力端子から、前記第2の受信信号伝送経路(3')を介して入力された送信信号の何れかを選択して、自前から前記第1の信号選択手段(5)に到る前記第2の送信信号伝送経路(2')上へ出力し、前記第4の信号選択手段(11)は、当該低速ユニット(1-11)の低速側の送信信号入力端子から、前記第1の送信信号伝送経路(2)を介して入力された送信信号、または、当該低速ユニット(1-11)の高速側の受信信号入力端子から、前記第2の受信信号伝送経路(3')を介して入力された送信信号の何れかを選択し、前記エラー検出手段(7'')は、前記第4の信号選択手段(11)にて選択された信号をモニタして、前記所定の試験信号との違いを検出することを特徴とする多重化装置。

【請求項12】 各々が、低速の信号を入力して多重化装置に供給する複数の低速ユニット(1-12)と、これらの低速ユニットから供給された送信信号を多重化する多重化ユニットとを有し、該多重化ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、前記複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を出力する多重化装置において、前記低速ユニットは、各々、試験信号発生手段(4)と、第1の信号選択手段(5)と、第2の信号選択手段(8)と、第3の信号選択手段(9)と、第4の信号選択手段(11)と、エラー検出手段(7'')と、当該低速ユニットの低速側送信信号入力端子から前記第3の信号選択手段(9)に到る第1の送信信号伝送経路(2)と、該第3の信号選択手段(9)から前記第1の信号選択手段(5)に到る第2の送信信号伝送経路(2')と、該第1の信号選択手段(5)から当該低速ユニットの高速側送信信号出力端子に到る第3の送信信号伝送経路(2'')と、前記第2の信号選択手段(8)の出力から前記第4の信号選択手段(11)の入力に到る第1の受信信号伝送経路(3'')と、該前記第4の信号選択手段(11)の入力から前記第3の信号選択手段(9)の入力に到る第2の受信信号伝送経路(3')と、該第3の信号選択手段(9)の入力から当該低速ユニットの受信信号出力端子に到る第3の受信信号伝送経路(3)とを有し、前記試験信号発生手段(4)は、所定の試験信号を発生し、第1の信号選択手段(5)と、前記第2の送信信号伝送経路(2')から伝送されてき

た送信信号、または、前記所定の試験信号のうち、一方を選択して、前記第3の送信信号伝送経路(2'')に出力し、前記第2の信号選択手段(8)は、当該低速ユニット(1-12)の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット(1-12)の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、前記第1の受信信号伝送経路(3'')に出力し、前記第3の信号選択手段(9)は、当該低速ユニット(1-12)の低速側の送信信号入力端子から、前記第1の送信信号伝送経路(2)を介して入力された送信信号、または、当該低速ユニット(1-12)の高速側の受信信号入力端子から、前記第2の受信信号伝送経路(3')を介して入力された送信信号の何れかを選択して、自前から前記第1の信号選択手段(5)に到る前記第2の送信信号伝送経路(2')上へ出力し、前記第4の信号選択手段(11)は、当該低速ユニット(1-12)の低速側の送信信号入力端子から、前記第1の送信信号伝送経路(2)を介して入力された送信信号、または、当該低速ユニット(1-12)の高速側の受信信号入力端子から、前記第2の受信信号伝送経路(3')を介して入力された送信信号の何れかを選択し、前記エラー検出手段(7'')は、前記第4の信号選択手段(11)にて選択された信号をモニタして、前記所定の試験信号との違いを検出することを特徴とする多重化装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、複数の低速の信号を時分割多重化する多重化ユニットを含んでなる多重化装置に関し、特に、該多重化装置において多重化ユニットの低速側に複数設けられ、該多重化ユニットにおいて多重化されるべき送信信号を供給し、また、該多重化ユニットにおいて分離された受信信号を受信する低速ユニットに関する。

【0002】多重化装置においては、低速(低いビットレート)の信号を入力し多重化して高速(高いビットレート)の信号に多重化して伝送路上に送出し、また、伝送路上の高速の信号を多重分離して低速の信号として出力する。これらの多重化装置は、各々が、低速の信号を入力して(適当な処理を加えて)多重化装置に供給する複数の低速ユニットと、これらの低速ユニットから供給された送信信号を多重化する高速(多重化)ユニットとから構成されるのが一般的である。この高速(多重化)ユニットは、また、伝送路上から受信した高速の受信信号を低速の信号に多重分離して、複数の低速ユニットに供給し、各低速ユニットは、この低速の信号を(適当な処理を加えて)出力する。

【0003】上記のような構成の多重化装置においては、例えば、装置立ち上げ時等において、各低速ユニットから入力される信号が通過する経路における装置機能



の正常性を自己診断することが通常行われている。上記のように、多重化装置においては複数の低速ユニットが設けられているため、各低速ユニットについて行われる自己診断の処理が容易にできるようにする技術が要望されている。

#### 【0004】

【従来の技術】図15は、米国において提案されている光同期多重伝送システムであるSONET (Synchronous Optical Network) 方式の多重化装置に対して従来提案されている自己診断機能を示すものである。図15において、101a' および101b' は低速ユニット、102a' および102b' は高速ユニット、90および91は光伝送路、98はパルスパターン発生器、そして、99はエラー検出器である。

【0005】図15において、複数の低速ユニット101a' および高速ユニット102a' からなる構成は、a側の端局に設けられた多重化装置に対応し、複数の低速ユニット101b' および高速ユニット102b' からなる構成は、a側の端局に設けられた多重化装置に対応する。従来、前述のように、各低速ユニットについて自己診断を行うためには、図15に示されるように、各低速ユニットの送信信号入力端に、試験用の所定のパターンを発生するパルスパターン発生器98を接続し、また、該低速ユニットの受信信号出力端には、自己診断対象の経路を通過してきた後の上記の所定のパターンに含まれるエラーを検出するエラー検出器99が接続される。

【0006】そして、例えば、各低速ユニットのみの自己診断のためには、図15において破線Aに示されるように、各低速ユニット101a' の高速側出力をループバックして高速側入力と接続し、当該多重化装置の高速ユニットをも含む機能の自己診断のためには、図15において破線Bに示されるように、高速ユニット102b' の高速側出力をループバックして高速側入力と接続し、対向局の多重化装置および該対向局との間の伝送路を含む経路の自己診断のためには、図15において破線Cに示されるように、対向局の多重化装置内の対向する低速ユニットの低速側出力をループバックして、該低速ユニットの低速側入力に接続する。

#### 【0007】

【発明が解決しようとする課題】しかしながら、上記の場合、上記のパルスパターン発生器98およびエラー検出器99は、各低速ユニットについての自己診断毎に、1つの低速ユニットから他の低速ユニットへと繋ぎかえねばならないため、手順が煩雑で診断時間が長くなるという問題がある。

【0008】本発明は、複数の低速ユニットと多重化ユニットとからなる多重化装置において、各低速ユニット、当該多重化装置、および、対向局の多重化装置との間の前述の経路のそれぞれにおける自己診断を容易に行

うことができる多重化装置、および、該多重化装置内の低速ユニットを提供することを目的とする。

#### 【0009】

【課題を解決するための手段】図1は本発明の第1の形態における低速ユニットの基本構成を示すものである。図1において、1-1は低速ユニット、2、2' は、それぞれ、低速側および高速側の低速ユニット内送信信号伝送経路、3は低速ユニット内の受信信号伝送経路、4は試験信号発生手段、そして、5は第1の信号選択手段である。

【0010】低速ユニットは、前述のように、各々が、低速の信号を入力して（適当な処理を加えて）高速（多重化）ユニット装置に供給し、高速ユニットにおいて高速の受信信号を多重分離して得られた低速の受信信号を（適当な処理を加えて）低速側に出力するものである。試験信号発生手段4は、所定の試験信号を発生する。

【0011】第1の信号選択手段5は、低速側の送信信号伝送経路2から伝送されてきた送信信号、または、上記の所定の試験信号のうち、一方を選択して、高速側の送信信号伝送経路2' に出力する。図2は本発明の第2の形態における低速ユニットの基本構成を示すものである。図2において、1-2は低速ユニット、2は低速ユニット内の低速側の送信信号伝送経路、2' は低速ユニット内の高速側送信信号伝送経路、3は低速ユニット内の受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、そして、8は第2の信号選択手段である。

【0012】試験信号発生手段4および第1の信号選択手段5の機能は、上記の本発明の第1の形態と同じである。第2の信号選択手段8は、当該低速ユニット1-2の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット1-2の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、低速ユニット内の受信信号伝送経路3に出力する。

【0013】図3は本発明の第3の形態における低速ユニットの基本構成を示すものである。図2において、1-3は低速ユニット、2は低速ユニット内の低速側の送信信号伝送経路、2' は低速ユニット内の高速側送信信号伝送経路、3は低速ユニット内の低速側の受信信号伝送経路、3' は低速ユニット内の高速側受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、そして、7はエラー検出手段である。

【0014】試験信号発生手段4および第1の信号選択手段5の機能は、上記の本発明の第1の形態と同じである。エラー検出手段7は、当該低速ユニット1-3の高速側の受信信号入力端子から入力され、低速ユニット内の高速側受信信号伝送経路3' を通ってきた信号をモニタして、前記所定の試験信号との違いを検出する。

【0015】図4は本発明の第4の形態における低速ユニットの基本構成を示すものである。図4において、1

ー4は低速ユニット、2は低速ユニット内の低速側の送信信号伝送経路、2'は低速ユニット内の高速側送信信号伝送経路、3は低速ユニット内の受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、7はエラー検出手段、そして、8は第2の信号選択手段である。

【0016】試験信号発生手段4、第1の信号選択手段5、および、エラー検出手段7の機能は、前記本発明の第3の形態におけると同じであり、さらに、第2の信号選択手段8の機能は、前記本発明の第2の形態におけると同じである。第2の信号選択手段8は、当該低速ユニット1ー4の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット1ー4の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、高速側の低速ユニット内受信信号伝送経路3'に出力する。

【0017】図5は本発明の第5の形態における低速ユニットの基本構成を示すものである。図5において、1ー5は低速ユニット、2は低速ユニット内の低速側の送信信号伝送経路、2'は低速ユニット内の高速側送信信号伝送経路、3は低速ユニット内の低速側の受信信号伝送経路、3'は低速ユニット内の高速側受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、そして、7'はエラー検出手段である。

【0018】試験信号発生手段4および第1の信号選択手段5の機能は、上記の本発明の第1の形態と同じである。エラー検出手段7'は、当該低速ユニット1ー5の低速側の送信信号入力端子から入力され、低速ユニット内の低速側受信信号伝送経路2を通過してきた信号をモニタして、前記所定の試験信号との違いを検出する。

【0019】図6は本発明の第6の形態における低速ユニットの基本構成を示すものである。図6において、1ー6は低速ユニット、2は低速ユニット内の低速側の送信信号伝送経路、2'は低速ユニット内の高速側送信信号伝送経路、3は低速ユニット内の受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、7'はエラー検出手段、そして、8は第2の信号選択手段である。

【0020】試験信号発生手段4、第1の信号選択手段5、および、エラー検出手段7'の機能は、前記本発明の第5の形態におけると同じであり、さらに、第2の信号選択手段8の機能は、前記本発明の第2の形態におけると同じである。第2の信号選択手段8は、当該低速ユニット1ー6の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット1ー6の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、高速側の低速ユニット内受信信号伝送経路3'に出力する。

【0021】図7は本発明の第7の形態における低速ユニットの基本構成を示すものである。図7において、1

ー7は低速ユニット、2、2'、および2''は低速ユニット内の低速側から高速側に到る送信信号伝送経路、3は低速ユニット内の低速側受信信号伝送経路、3'は低速ユニット内の高速側受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、7'はエラー検出手段、8は第2の信号選択手段、そして、9は第3の信号選択手段である。

【0022】試験信号発生手段4、および、第1の信号選択手段5の機能は、前記本発明の第1の形態におけると同じである。第3の信号選択手段9は、当該低速ユニット1ー7の低速側の送信信号入力端子から、低速ユニット内の低速側送信信号伝送経路2を介して入力された送信信号、または、当該低速ユニット1ー7の高速側の受信信号入力端子から、低速ユニット内の高速側受信信号伝送経路3'を介して入力された送信信号の何れかを選択して、当該低速ユニット1ー7の該第3の信号選択手段9から前記第1の信号選択手段5に到る送信信号伝送経路2'上に出力する。

【0023】エラー検出手段7'は、上記の送信信号伝送経路2'上の信号をモニタして、前記所定の試験信号との違いを検出する。図8は本発明の第8の形態における低速ユニットの基本構成を示すものである。図8において、1ー8は低速ユニット、2、2'、および2''は低速ユニット内の低速側から高速側に到る送信信号伝送経路、3は低速ユニット内の低速側受信信号伝送経路、3'は低速ユニット内の高速側受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、7'はエラー検出手段、8は第2の信号選択手段、そして、9は第3の信号選択手段である。

【0024】試験信号発生手段4、第1の信号選択手段5、第3の信号選択手段9、および、エラー検出手段7'の機能は、前記本発明の第7の形態におけると同じである。第2の信号選択手段8は、当該低速ユニット1ー8の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット1ー8の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、低速ユニット内の受信信号伝送経路3'上に出力する。

【0025】図9は本発明の第9の形態における低速ユニットの基本構成を示すものである。図9において、1ー9は低速ユニット、2および2'は、それぞれ、低速ユニット内の低速側および高速側の送信信号伝送経路、3は低速ユニット内の低速側受信信号伝送経路、3'は低速ユニット内の高速側受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、7'はエラー検出手段、11は第4の信号選択手段、そして、10はエラー検出手段である。

【0026】試験信号発生手段4、および、第1の信号選択手段5の機能は、前記本発明の第1の形態におけると同じである。第4の信号選択手段11は、当該低速ユ



13

ニット1-9の低速側の送信信号入力端子から、低速ユニット内の低速側送信信号伝送経路2を介して入力された送信信号、または、当該低速ユニット1-9の高速側の受信信号入力端子から、低速ユニット内の高速側受信信号伝送経路3'を介して入力された送信信号の何れかを選択して、前記エラー検出手段7"に供給する。

【0027】エラー検出手段7"は、上記の第4の信号選択手段11から供給された信号をモニタして、前記所定の試験信号との違いを検出する。図10は本発明の第10の形態における低速ユニットの基本構成を示すものである。図10において、1-10は低速ユニット、2および2'は、それぞれ、低速ユニット内の低速側および高速側の送信信号伝送経路、3は低速ユニット内の低速側受信信号伝送経路、3'は低速ユニット内の高速側受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、7"はエラー検出手段、11は第4の信号選択手段、10はエラー検出手段、そして、第2の信号選択手段である。

【0028】試験信号発生手段4、第1の信号選択手段5、第4の信号選択手段11、および、エラー検出手段7"の機能は、前記本発明の第9の形態における同じである。第2の信号選択手段8は、当該低速ユニット1-10の高速側の受信信号入力端子から入力された受信信号、または、当該低速ユニット1-10の高速側の送信信号出力端子から出力される前の信号の何れかを選択して、低速ユニット内の受信信号伝送経路3'上に出力する。

【0029】図11は本発明の第11の形態における低速ユニットの基本構成を示すものである。図11において、1-11は低速ユニット、2、2'、および、2"は、それぞれ、低速ユニット内の低速側から高速側に到る送信信号伝送経路、3"、3'、および、3は、それぞれ、低速ユニット内の高速側から低速側に到る受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、7"はエラー検出手段、11は第4の信号選択手段、そして、10はエラー検出手段である。

【0030】試験信号発生手段4、第1の信号選択手段5、第4の信号選択手段11、および、エラー検出手段7"の機能は、前記本発明の第9の形態における同じである。第3の信号選択手段9は、当該低速ユニット1-11の低速側の送信信号入力端子から、低速ユニット内の低速側送信信号伝送経路2を介して入力された送信信号、または、当該低速ユニット1-11の高速側の受信信号入力端子から、低速ユニット内の高速側受信信号伝送経路3'を介して入力された送信信号の何れかを選択して、当該低速ユニット1-11の該第3の信号選択手段9から前記第1の信号選択手段5に到る送信信号伝送経路2'上に出力する。

【0031】図12は本発明の第12の形態における低速ユニットの基本構成を示すものである。図12におい

14

て、1-12は低速ユニット、2、2'、および、2"は、それぞれ、低速ユニット内の低速側から高速側に到る送信信号伝送経路、3"、3'、および、3は、それぞれ、低速ユニット内の高速側から低速側に到る受信信号伝送経路、4は試験信号発生手段、5は第1の信号選択手段、7"はエラー検出手段、8は第2の信号選択手段、11は第4の信号選択手段、そして、10はエラー検出手段である。

【0032】試験信号発生手段4、第1の信号選択手段5、第2の信号選択手段8、第4の信号選択手段11、および、エラー検出手段7"の機能は、前記本発明の第10の形態における同じである。第3の信号選択手段9は、当該低速ユニット1-12の低速側の送信信号入力端子から、低速ユニット内の低速側送信信号伝送経路2を介して入力された送信信号、または、当該低速ユニット1-12の高速側の受信信号入力端子から、低速ユニット内の高速側受信信号伝送経路3'を介して入力された送信信号の何れかを選択して、当該低速ユニット1-12の該第3の信号選択手段9から前記第1の信号選択手段5に到る送信信号伝送経路2'上に出力する。

【0033】

【作用】図1に低速ユニットの基本構成が示されるような、本発明の第1の形態においては、各低速ユニット1-1が試験信号発生手段4を内蔵し、自己診断時には、図示しないソフトウェア制御によって、各低速ユニット1-1自身から試験信号を発生し、第1の信号選択手段5によって主信号と切り換えて高速側へ送信することができる。これにより、図15の構成におけるように、各低速ユニットからの自己診断毎にパルスパターン発生器98を繋ぎ変えることなく、図15の破線A、B、あるいは、Cで示すようなループバックを行って、自己診断を行うことができる。

【0034】図2に低速ユニットの基本構成が示されるような、本発明の第2の形態においては、上記の第1の形態と同様の機能を有するのに加えて、第2の信号選択手段8を設けたことにより、自己診断時には、図示しないソフトウェア制御によって、図15のAと同様のループバックが人の手を借りることなく行い得る。図3に低速ユニットの基本構成が示されるような、本発明の第3の形態においては、上記の第1の形態と同様の機能を有するのに加えて、各低速ユニット1-3の受信信号伝送経路3'にエラー検出手段7を設けたことにより、図15の構成におけるように、各低速ユニットからの自己診断毎にエラー検出器99を繋ぎ変えることなく、図15の破線A、B、あるいは、Cで示すようなループバックを行って、自己診断を行うことができる。

【0035】図4に低速ユニットの基本構成が示されるような、本発明の第4の形態においては、上記の第3の形態と同様の機能を有するのに加えて、第2の信号選択手段8を設けたことにより、自己診断時には、図示しな

15

いソフトウェア制御によって、図15のAと同様のループバックが人の手を借りることなく行い得る。図5に低速ユニットの基本構成が示されるような、本発明の第5の形態においては、上記の第1の形態と同様の機能を有するのに加えて、各低速ユニット1—5の送信信号入力端子から前記第1の信号選択手段5に到る送信信号伝送経路2に、エラー検出手段7'を設けたことにより、もし、この低速ユニット1—5の低速側の送信信号入力端子と受信信号出力端子とを接続すれば、試験信号発生手段4から出力された試験信号は、第1の信号選択手段5を介して高速側に送信され、図15の破線A、B、あるいは、Cで示すようなループバックを介して当該低速ユニット1—5の高速側受信信号入力端子→受信信号伝送経路3→低速側受信信号出力端子→上記の低速側の送信信号入力端子と受信信号出力端子との接続→低速側送信信号入力端子→低速側送信信号伝送経路2の経路でエラー検出手段7'に戻ることであり、上記の各低速ユニット1—5の送信信号入力端子から前記第1の信号選択手段5に到る送信信号伝送経路2をも含めた経路について自己診断時を行うことができる。

【0036】図6に低速ユニットの基本構成が示されるような、本発明の第6の形態においては、上記の第5の形態と同様の機能を有するのに加えて、第2の信号選択手段8を設けたことにより、自己診断時には、図示しないソフトウェア制御によって、図15のAと同様のループバックが人の手を借りることなく行い得る。図7に低速ユニットの基本構成が示されるような、本発明の第7の形態においては、上記の第5の形態と同様の機能を有するのに加えて、第3の信号選択手段9を設けたことにより、自己診断時には、図示しないソフトウェア制御によって、前述の低速側の送信信号入力端子と受信信号出力端子との接続に対応するループバックを実現することができる。ただし、この場合には、図7に示されるような、低速ユニット1—7の低速側の送信信号伝送経路2および受信信号伝送経路3を含む経路をも含む自己診断をするためには、本発明の第5の形態におけるような低速側の送信信号入力端子と受信信号出力端子との接続が必要である。

【0037】また、対向する多重化装置内の低速ユニットに、図7の構成が設けられたことにより、自己診断時には、図示しないソフトウェア制御によって、対向する多重化装置の低速ユニットの第3の信号選択手段9を切り換えるコマンドを伝送することにより、図15の破線Cと同様のループバックが構成され得る。但し、この場合も、対向する低速ユニット1—7の低速側の送信信号伝送経路2および受信信号伝送経路3を含む経路をも含む自己診断をするためには、本発明の第5の形態におけるような低速側の送信信号入力端子と受信信号出力端子との接続が必要である。

【0038】図8に低速ユニットの基本構成が示される

16

ような、本発明の第8の形態においては、上記の第5の形態と同様の機能を有するのに加えて、第2および第3の信号選択手段8、9を設けたことにより、上記の本発明の第6および第7の形態の機能を共に有している。図9に低速ユニットの基本構成が示されるような、本発明の第9の形態においては、上記の第1の形態と同様の機能を有するのに加えて、第4の信号選択手段11および該第4の信号選択手段11の出力をモニタするエラー検出手段7''を設けたことにより、自己診断時には、図示しないソフトウェア制御によって、第4の信号選択手段11を適当に切り換えることにより、前述の第3の形態、または、第5の形態の何れの構成をも実現できる。

【0039】図10に低速ユニットの基本構成が示されるような、本発明の第10の形態においては、上記の第9の形態と同様の機能を有するのに加えて、第2の信号選択手段8を設けたことにより、自己診断時には、図示しないソフトウェア制御によって、図15のAと同様のループバックが人の手を借りることなく行い得る。図11に低速ユニットの基本構成が示されるような、本発明の第11の形態においては、上記の第9の形態と同様の機能を有するのに加えて、第3の信号選択手段9を設けたことにより、自己診断時には、図示しないソフトウェア制御によって、前述の低速側の送信信号入力端子と受信信号出力端子との接続に対応するループバックを実現することができる。ただし、この場合には、図7に示されるような、低速ユニット1—7の低速側の送信信号伝送経路2および受信信号伝送経路3を含む経路をも含む自己診断をするためには、本発明の第5の形態におけるような低速側の送信信号入力端子と受信信号出力端子との接続が必要である。

【0040】また、対向する多重化装置内の低速ユニットに、図7の構成が設けられたことにより、自己診断時には、図示しないソフトウェア制御によって、対向する多重化装置の低速ユニットの第3の信号選択手段9を切り換えるコマンドを伝送することにより、図15の破線Cと同様のループバックが構成され得る。但し、この場合も、対向する低速ユニット1—7の低速側の送信信号伝送経路2および受信信号伝送経路3を含む経路をも含む自己診断をするためには、本発明の第5の形態におけるような低速側の送信信号入力端子と受信信号出力端子との接続が必要である。

【0041】図12に低速ユニットの基本構成が示されるような、本発明の第12の形態においては、上記の第9の形態と同様の機能を有するのに加えて、第2および第3の信号選択手段8、9を設けたことにより、上記の本発明の第10および第11の形態の機能を共に有している。

【0042】

【実施例】図13は本発明の一実施例として、前述のS O N E T (Synchronous Optical Network) 方式の多重化

装置に、上記の本発明の第12の形態を適用した構成を示すものである。前述の図12の構成によれば、本発明の他の全ての形態の機能が実現できる。

【0043】図13において、101aおよび101bは低速(LS)ユニット、102aおよび102bは高速(多重化、あるいは、HS)ユニット、90および91は光伝送路である。図13において、複数の低速ユニット101aおよび高速ユニット102aからなる構成は、a側の端局に設けられた多重化装置に対応し、複数の低速ユニット101bおよび高速ユニット101bからなる構成は、a側の端局に設けられた多重化装置に対応する。

【0044】a側の端局に設けられた多重化装置において、44は低速側送信信号入力端子であって、ここからは、例えば、伝送速度44.736MHzのDS3のS-IN(Digital Signal-level 3Send-IN)信号が入力される。また、45は、低速側受信信号、すなわち、DS3のROUT信号出力端子である。SONETに従い、各低速ユニットは、上記のDS3の信号を51.84MHzのSTS-1(Synchronous Transport level 1)の信号に変換、または、逆変換を行う。高速(多重化)ユニット102aおよび102bは、それぞれ、上記のSTS-1の信号を多重化してSTS-N信号(Nは整数)とし、更に、光-電気変換によって光信号OC-N(Optical Carrier level N)に変換して光伝送路90上に送出し、また、光伝送路91上を伝送された光信号OC-Nを光-電気変換によってSTS-N信号に変換し、複数の低速ユニット101aに分配する。

【0045】各低速ユニット101a自体の自己診断を行う時には、例えば、破線Eに示されるように低速ユニット101aの低速側の外部入出力端子を接続し、ソフトウェア制御によってセレクト34をパルスパターン発生器33側に切り換え、セレクト36をループバック経路Dを選択するように切り換え、セレクト38が送信信号伝送路側を選択するように切り換える。これにより、パルスパターン発生器33→セレクト34→経路D→セレクト36→出力端子45→入力端子44→リモートループバック回路37a→セレクト38→エラー検出回路39からなる経路によって、パルスパターン発生器33からの試験信号が正常に伝送されるか否かの自己診断が行い得る。この自己診断は、例えば、低速ユニットの増設時等において、低速ユニットの良否判定に使用され得る。

【0046】多重化装置単体の自己診断を行う際には、図13において破線Bに示されるように、多重化装置aの光信号出力を光信号入力にループバックさせた後、低速ユニット101a内のセレクト34をパルスパターン発生回路33側に切り換え、セレクト36を光信号入力端子側に切り換え、セレクト38は、低速ユニット101a内の受信信号伝送経路側の信号を選択するように切

り換える。これにより、パルスパターン発生器33→セレクト34→多重化装置の光信号出力端子→経路B→光信号入力端子→セレクト36→セレクト38→エラー検出回路39からなる経路によって、パルスパターン発生器33からの試験信号が正常に伝送されるか否かの自己診断が行い得る。

【0047】対向する多重化装置とのバス間の自己診断を行う際には、前述のように、ソフトウェア制御によって多重化装置102a側から多重化装置102b内の目的の低速ユニット101bに対してコマンドを伝送することにより、対向する多重化装置102b内の目的の低速ユニット101b内のリモートループバック回路37bをリモートループバック状態に切り換える。そして、自装置の低速ユニット101a内の切り換え状態は、上記の自装置単体の自己診断と同様に設定する。これにより、パルスパターン発生器33→セレクト34→多重化装置102aの光信号出力端子→光伝送路90→多重化装置102bの光信号入力端子→低速ユニット101b→ループバック経路F→リモートループバック回路37b→多重化装置102bの光信号出力端子→光伝送路91→多重化装置102aの光信号入力端子→低速ユニット101a内のセレクト36→セレクト38→エラー検出回路39からなる経路によって、自装置の低速ユニット101a内のパルスパターン発生器33からの試験信号が上記のバスを経由して正常に伝送されるか否かの自己診断が行い得る。

【0048】図14は、図13の低速ユニットのより詳細な構成の1例を示すものである。図14においては、図13の低速ユニット101a内に示した構成に加えて、バイポーラ/ユニポーラ変換回路48、B3ZSデコード49、送信用メモリ50、マッピング回路51、バスオーバヘッド/ポインタ挿入回路52、制御発振回路VCXO54、分周回路53、ユニポーラ/バイポーラ変換回路64、B3ZSコード63、受信メモリ61、デマッピング回路60、バスオーバヘッド/ポインタ検出回路58、送信側および受信側パターン発生回路55および59、および、PLL回路62が示されている。この構成における試験信号の流れの1例を以下に説明する。

【0049】パルスパターン発生器33においては、制御発振回路VCXO54が発生するクロックをM/N分周して発生した近似的なDS3レートクロックを参照して試験信号が作成される。この試験信号はセレクト34aにて選択されると、送信用メモリ50に一旦書き込まれる。この信号は、上記の制御発振回路VCXO54のクロックに同期して読み出され、マッピング回路51においてSONETのSTS-1フォーマットが形成され、更に、バスオーバヘッド/ポインタ挿入回路52において、SONETのバスオーバヘッドおよびポインタが挿入され、STS-1 S-OUT端子を介して高速

19

ユニット101bに供給される。

【0050】この信号は、上記のようなループバック経路を経由して、セクタ36の出力に現れ、バスオーバヘッド/ポインタ検出回路58においてバスオーバヘッドおよびポインタが分離され、デマッピング回路60にてSTS-1フォーマットからDS-3フォーマットにデマッピングされ、受信用メモリ61に一旦書き込んだ後、PLL回路62の出力に同期して読み出すことによりジッタ抑制を行った後、B3ZSコード63にてNRZ信号からB3ZS(Bipolar 3 Zero)信号に変換され、更に、ユニポーラ/バイポーラ変換回路64にてバイポーラ信号に変換されて、DS3信号として低速側DS3 R-OUT端子45より出力される。

【0051】上記の出力は、例えば、低速側DS3 R-OUT端子45とDS3 S-IN端子44とを同軸ケーブルによって接続(破線E)することにより、DS3 S-IN端子44から再び低速ユニット101aに入力されて、バイポーラ/ユニポーラ変換回路48にてユニポーラ信号に変換され、セクタ38を介してエラー検出回路39にてモニタされる。

【0052】こうして、低速ユニット101aが図14の構成を有する場合の自己診断が行われる。なお、上記の構成における、セクタおよびリモートループバック等の制御は、図示しないコントロールユニットから行う。コントロールユニットから各セクタおよびリモートループバック等の制御対象を制御する際には、コントロールユニットは、各セクタおよびリモートループバック等を指定するアドレス信号を出力する。各低速ユニットは、このアドレス信号を受信し、図示しないデコーダによって、自ユニット内の制御対象を指定するアドレス信号を検出し、このデコーダ出力として、自ユニット内のセクタおよびリモートループバック等を制御する。

【0053】また、対向する多重化装置の低速ユニット内のセクタおよびリモートループバック等を制御する際にも、同様に、所定のアドレス信号によって各低速ユニットに対向する低速ユニットにコマンド情報を与える。これらのコマンド情報は、例えば、図14のバスオーバヘッド/ポインタ挿入回路52において、バスオーバヘッド情報の一部として挿入され、対向する多重化装置の目的の低速ユニットに伝送される。この場合、対向する多重化装置の目的の低速ユニットにおいては、図14のバスオーバヘッド/ポインタ検出回路58において、これらのコマンド情報を分離し、これらのコマンド情報に基づいて自ユニット内のセクタおよびリモートループバック等を制御する。

【0054】さらに、上記のエラー検出回路の出力は、専用の信号線によって上記のコントロールユニットに収集される。上記のコントロールユニットは、MPU、プログラムROM、RAM、オペレータとのインターフェ

20

イス、および、上記の各低速および高速ユニットとの間のインターフェイス等を備えたマイクロコンピュータによって実現される。

【0055】

【発明の効果】以上説明したように、本発明によれば、複数の低速ユニットと多重化ユニットとからなる多重化装置において、各低速ユニット、当該多重化装置、および、対向局の多重化装置との間の前述の経路のそれぞれにおける自己診断を容易に行うことができるようになる。

【図面の簡単な説明】

【図1】本発明の第1の形態における低速ユニットの基本構成を示す図である。

【図2】本発明の第2の形態における低速ユニットの基本構成を示す図である。

【図3】本発明の第3の形態における低速ユニットの基本構成を示す図である。

【図4】本発明の第4の形態における低速ユニットの基本構成を示す図である。

【図5】本発明の第5の形態における低速ユニットの基本構成を示す図である。

【図6】本発明の第6の形態における低速ユニットの基本構成を示す図である。

【図7】本発明の第7の形態における低速ユニットの基本構成を示す図である。

【図8】本発明の第8の形態における低速ユニットの基本構成を示す図である。

【図9】本発明の第9の形態における低速ユニットの基本構成を示す図である。

【図10】本発明の第10の形態における低速ユニットの基本構成を示す図である。

【図11】本発明の第11の形態における低速ユニットの基本構成を示す図である。

【図12】本発明の第12の形態における低速ユニットの基本構成を示す図である。

【図13】本発明の実施例の構成を示す図である。

【図14】本発明の実施例の低速ユニットの更に詳細な構成を示す図である。

【図15】従来の多重化装置における自己診断の説明図である。

【符号の説明】

33…パルスパターン発生回路

34, 36, 38…セクタ

37a, 37b…リモートループバック回路

39…エラー検出回路

40a, 40b…多重化回路

41a, 41b…光電変換回路

42a, 42b…光電変換回路

43a, 43b…多重分離回路

44…低速側送信信号(DS3 S-IN)入力端子

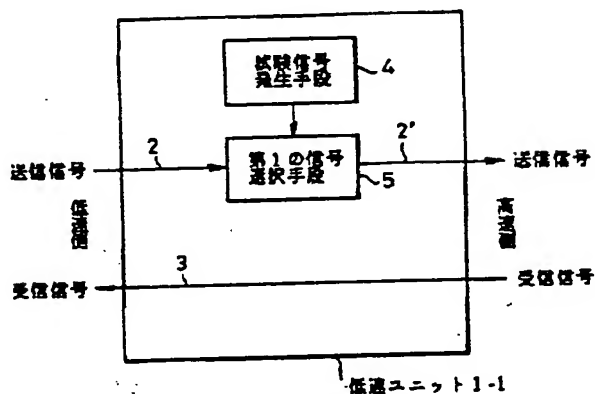
21

- 45…低速側受信信号 (DS3 R-OUT) 出力端子  
 48…バイポーラ/ユニポーラ変換回路  
 49…B3ZSデコーダ  
 50…送信用メモリ  
 51…マッピング回路  
 52…バスオーバヘッド/ポインタ挿入回路  
 53…分周回路  
 54…制御発振回路VCXO  
 58…バスオーバヘッド/ポインタ検出回路  
 55, 59…送信側および受信側パターン発生回路

10

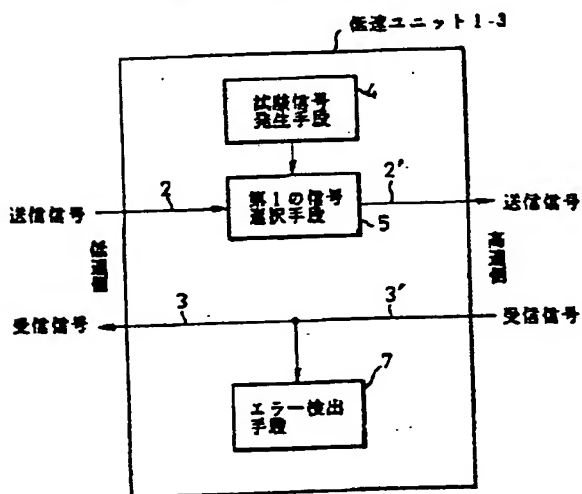
【図1】

本発明の第1の形態の構成を示す図



【図3】

本発明の第3の形態の構成を示す図

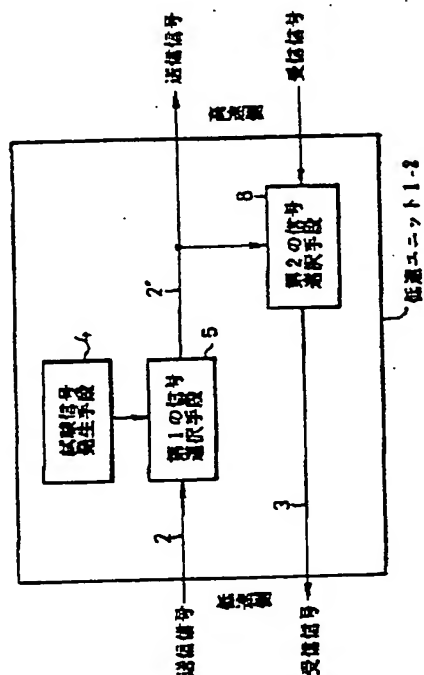


22

- 60…デマッピング回路  
 61…受信用メモリ  
 62…PLL回路  
 63…B3ZSコーダ  
 64…ユニポーラ/バイポーラ変換回路  
 90, 91…光伝送路  
 101a, 101b…低速 (LS) ユニット  
 102a, 102b…高速 (多重化, あるいは, HS) ユニット

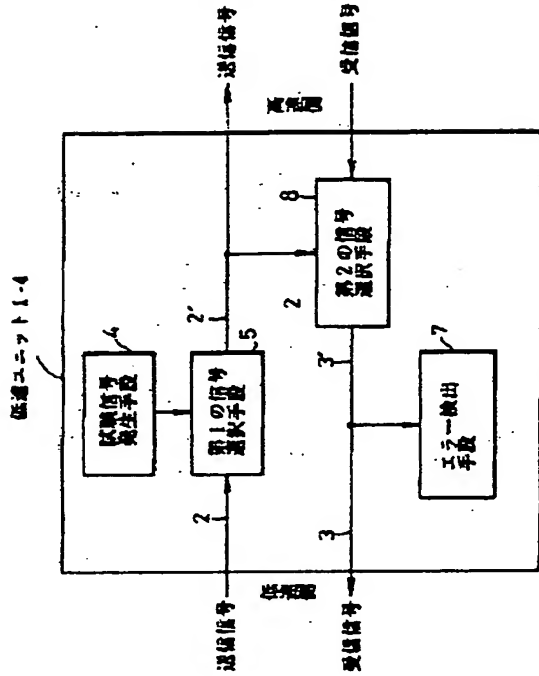
【図2】

本発明の第2の形態の構成を示す図



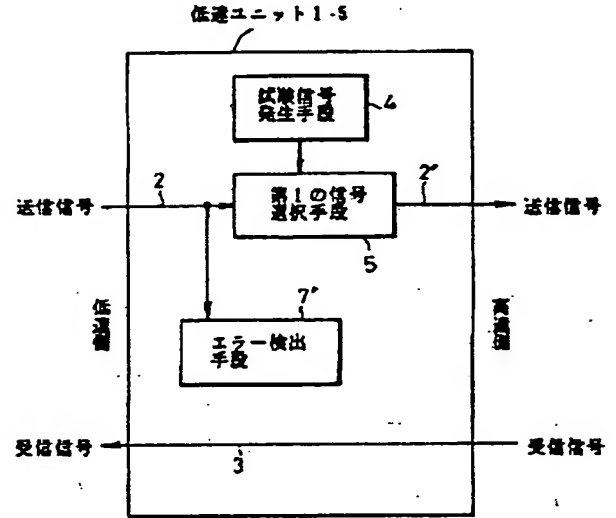
【図4】

本発明の第4の形態の構成を示す図



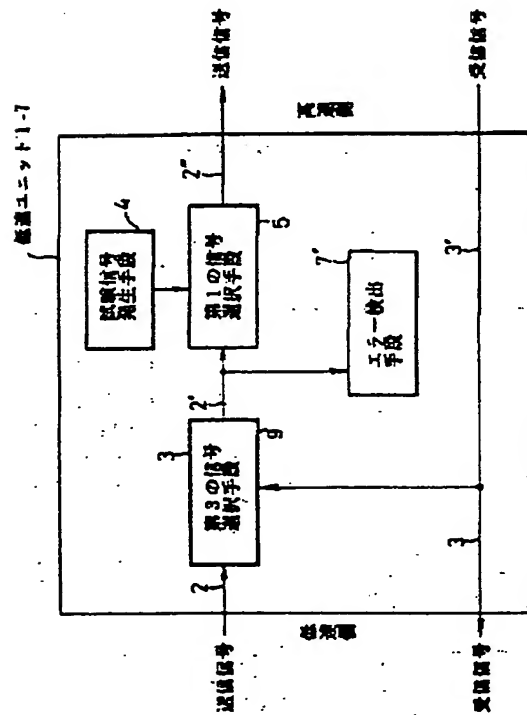
【図5】

本発明の第5の形態の構成を示す図



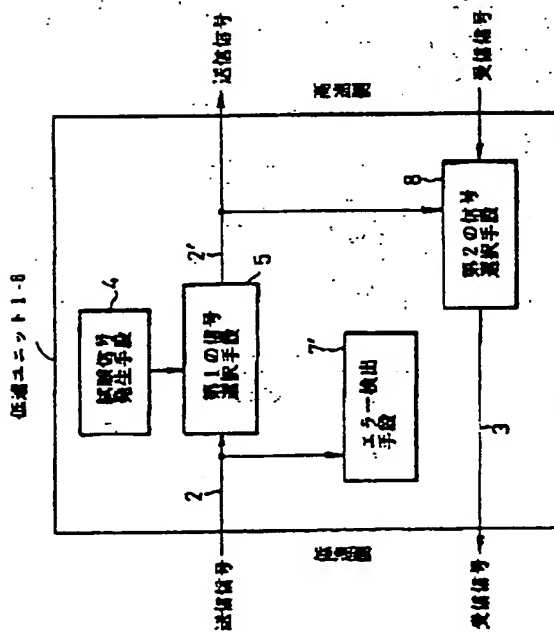
【図7】

本発明の第7の形態の構成を示す図



【図6】

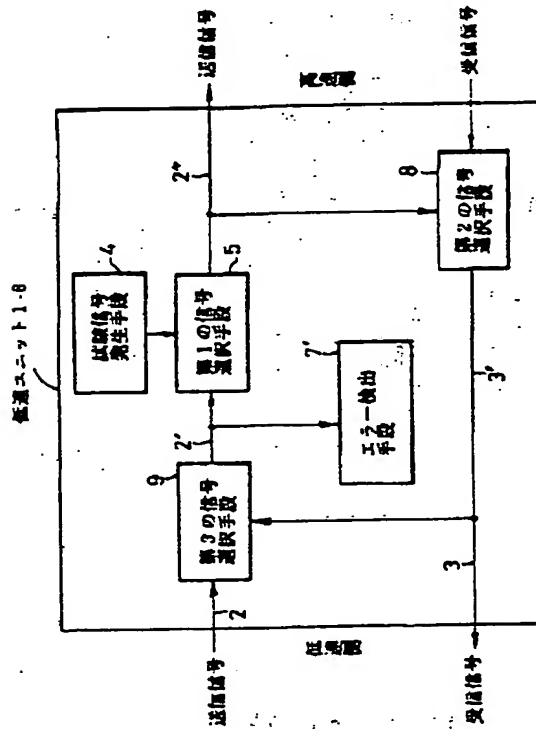
本発明の第6の形態の構成を示す図





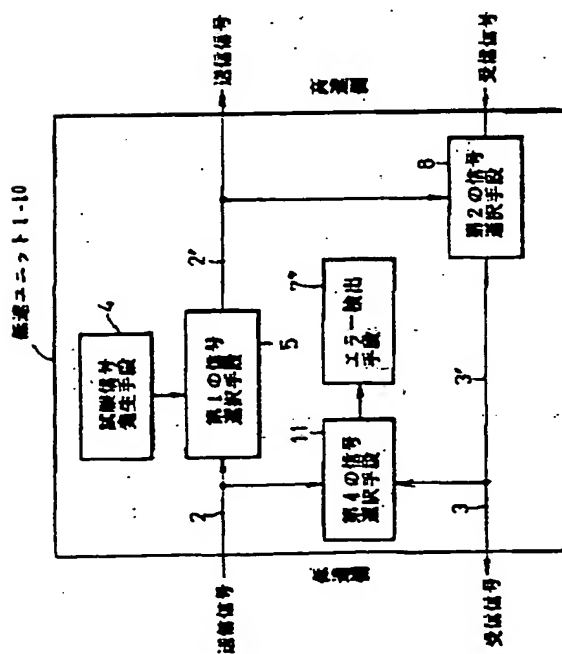
【図8】

本発明の第8の形態の構成を示す図



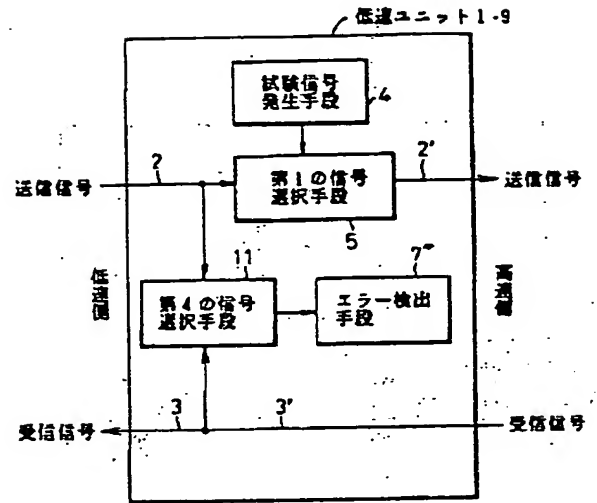
【図10】

本発明の第10の形態の構成を示す図



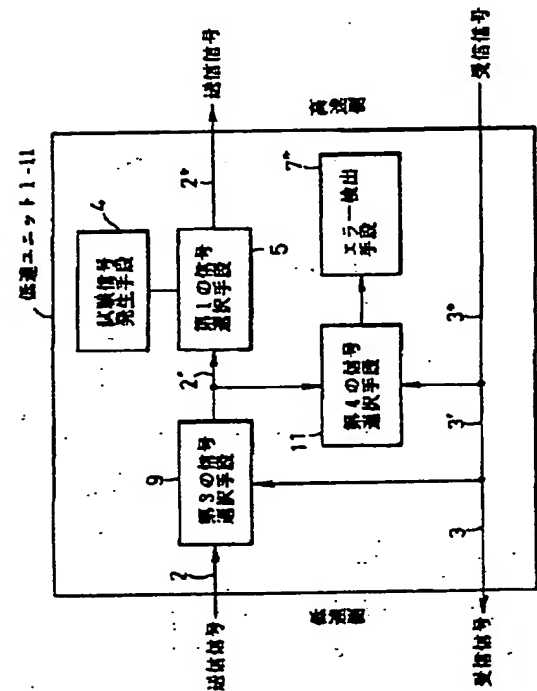
【図9】

本発明の第9の形態の構成を示す図



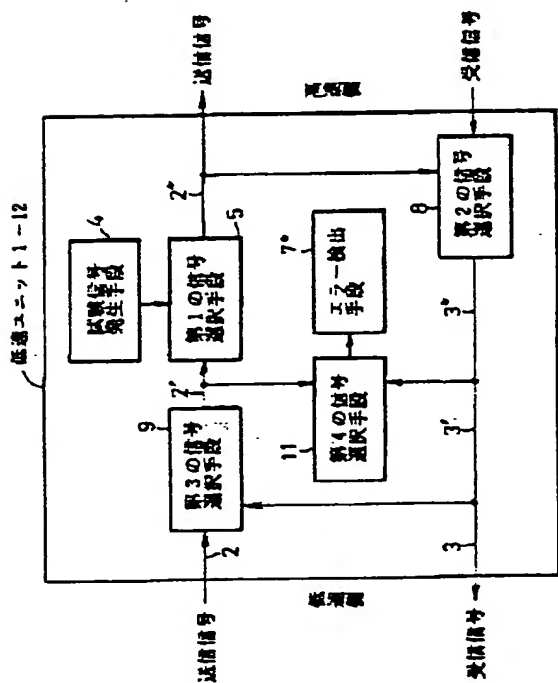
【図11】

本発明の第11の形態の構成を示す図



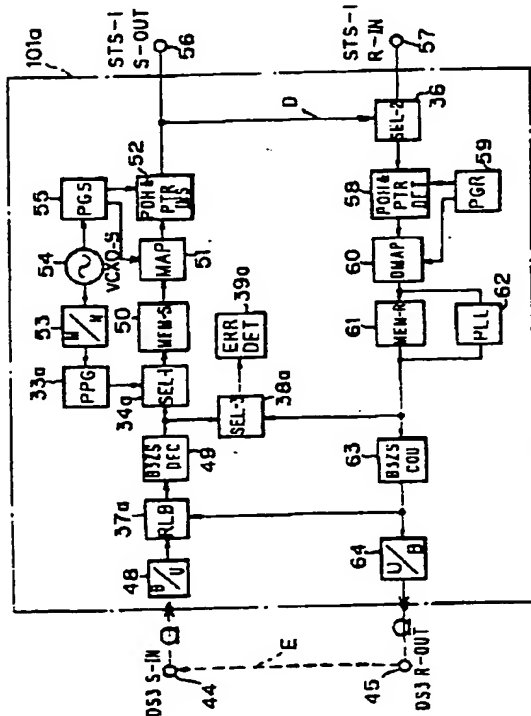
【図12】

本発明の図12の形態の構成を示す図



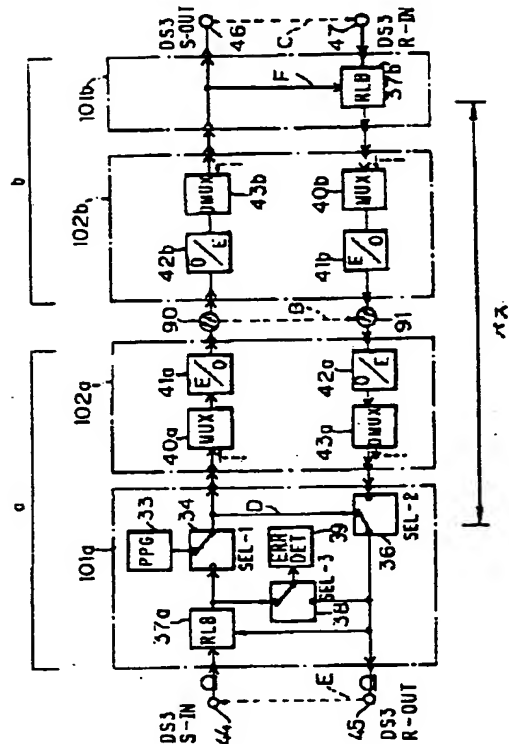
【図14】

図13の低周波部 101aの詳細な構成を示す図



【図13】

本発明の実施例の構成を示す図



【図15】

従来の自己診断時の構成を示す図

